



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Docket No: Q76785

Kentaro UEDA, et al.

Appln. No.: 10/632,838

Group Art Unit: 2879

Confirmation No.: 5053

Examiner: Unknown

Filed: August 4, 2003

For: PLASMA DISPLAY PANEL

SUPPLEMENTAL SUBMISSION OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Submitted herewith is a certified copy of Japanese Patent Application No. 2003-282649, one of the two priority documents on which claims to priority was made under 35 U.S.C. § 119. A certified copy of Japanese Patent Application No. 2002-225890 was submitted to the U.S. PTO on August 4, 2003. The Examiner is respectfully requested to acknowledge receipt of said priority documents.

Respectfully submitted,

J. Frank Osha
Registration No. 24,625

SUGHRUE MION, PLLC
Telephone: (202) 293-7060
Facsimile: (202) 293-7860

WASHINGTON OFFICE

23373

CUSTOMER NUMBER

Enclosure: Japanese Patent Application No. 2003-282649

Date: November 13, 2003

日本国特許庁
JAPAN PATENT OFFICE

Ueda et al
Apper 10/632,838
Q 76785
20f2

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 7月30日
Date of Application:

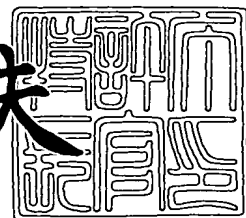
出願番号 特願2003-282649
Application Number:
[ST. 10/C]: [JP 2003-282649]

出願人 日本電気株式会社
Applicant(s):

2003年 8月22日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3069103

【書類名】 特許願
【整理番号】 23710038
【提出日】 平成15年 7月30日
【あて先】 特許庁長官殿
【国際特許分類】 H01J 11/02
H01J 11/00
【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号
日本電気株式会社内
【氏名】 上田 健太郎
【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号
日本電気株式会社内
【氏名】 秋山 利幸
【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号
日本電気株式会社内
【氏名】 筒井 靖貴
【特許出願人】
【識別番号】 000004237
【住所又は居所】 東京都港区芝五丁目 7 番 1 号
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100096105
【弁理士】
【氏名又は名称】 天野 広
【先の出願に基づく優先権主張】
【出願番号】 特願2002-225890
【出願日】 平成14年 8月 2日
【手数料の表示】
【予納台帳番号】 038830
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9715826

【書類名】 特許請求の範囲**【請求項 1】**

第 1 の基板と、
前記第 1 の基板に対向して配置された第 2 の基板と、
前記第 1 の基板における前記第 2 の基板との対向面側に設けられ、第 1 の方向に延びる少なくとも 1 個の走査電極と、
前記第 1 の基板における前記第 2 の基板との対向面側に設けられ、前記走査電極に平行に延びる少なくとも 1 個の維持電極と、
前記走査電極及び前記維持電極を覆う誘電体層と、
前記第 2 の基板における前記第 1 の基板との対向面側に設けられ、前記第 1 の方向に直交する第 2 の方向に延びる少なくとも 1 個のデータ電極と、を有し、
前記走査電極及び前記維持電極と前記データ電極との交点に表示セルが配置されるプラズマディスプレイパネルにおいて、
前記走査電極及び前記維持電極は透明電極からなり、
前記誘電体層は透明誘電体層からなり、
前記誘電体層の容量が他の位置における前記誘電体層の容量よりも大きい高容量領域が放電ギャップから離れた位置において前記第 1 の方向に延びるように形成されており、
前記走査電極及び前記維持電極には、前記放電ギャップと前記高容量領域との間において、開口部が形成されていることを特徴とするプラズマディスプレイパネル。

【請求項 2】

前記走査電極及び前記維持電極には、前記高容量領域に関して前記放電ギャップとは反対側に第 2 の開口部が形成されていることを特徴とする請求項 1 に記載のプラズマディスプレイパネル。

【請求項 3】

前記開口部と前記第 2 の開口部とは実質的に同じ形状を有することを特徴とする請求項 2 に記載のプラズマディスプレイパネル。

【請求項 4】

前記高容量領域は、他の位置における前記誘電体層の膜厚よりも薄い膜厚を有する誘電体層からなるものであることを特徴とする請求項 1 乃至 3 の何れか一項に記載のプラズマディスプレイパネル。

【請求項 5】

前記走査電極及び前記維持電極は前記表示セル毎に分離して設けられ、各表示セルにおける前記走査電極及び前記維持電極はそれぞれ前記第 1 の方向に延びるバス電極によって相互に電氣的に接続されており、前記高容量領域は前記バス電極上に形成されていることを特徴とする請求項 4 に記載のプラズマディスプレイパネル。

【請求項 6】

前記バス電極の幅は前記走査電極及び前記維持電極の全幅よりも小さいことを特徴とする請求項 5 に記載のプラズマディスプレイパネル。

【請求項 7】

前記バス電極は前記第 2 の方向における前記走査電極及び前記維持電極の中心を通ることを特徴とする請求項 5 または 6 に記載のプラズマディスプレイパネル。

【請求項 8】

前記バス電極は、前記放電ギャップの中心線から $120\mu\text{m}$ 以上かつ $300\mu\text{m}$ 以下の範囲内に位置していることを特徴とする請求項 5 乃至 7 の何れか一項に記載のプラズマディスプレイパネル。

【請求項 9】

前記高容量領域は、他の位置における前記誘電体層の誘電率よりも高い誘電率を有する誘電体層からなるものであることを特徴とする請求項 1 乃至 3 の何れか一項に記載のプラズマディスプレイパネル。

【請求項 10】

前記走査電極及び前記維持電極は前記表示セル毎に分離して設けられ、各表示セルにおける前記走査電極及び前記維持電極はそれぞれ前記第1の方向に延びるバス電極によって相互に電氣的に接続されており、前記バス電極は前記放電ギャップとは反対側の前記走査電極及び前記維持電極の端部上に形成されていることを特徴とする請求項9に記載のプラズマディスプレイパネル。

【請求項11】

前記走査電極及び前記維持電極は、前記第1の方向において隣接する表示セル間において相互に連結されていることを特徴とする請求項1乃至10の何れか一項に記載のプラズマディスプレイパネル。

【請求項12】

前記開口部と前記第2の開口部とは前記バス電極に関して対称に形成されていることを特徴とする請求項5に記載のプラズマディスプレイパネル。

【請求項13】

前記開口部は一辺が $50\mu\text{m}$ 以上の矩形形状をなしていることを特徴とする請求項1乃至12の何れか一項に記載のプラズマディスプレイパネル。

【請求項14】

前記第2の開口部は一辺が $50\mu\text{m}$ 以上の矩形形状をなしていることを特徴とする請求項2に記載のプラズマディスプレイパネル。

【請求項15】

前記走査電極及び前記維持電極は前記表示セル毎に分離して設けられ、各表示セルにおける前記走査電極及び前記維持電極はそれぞれ前記第1の方向に延びるバス電極によって相互に電氣的に接続されており、

前記バス電極は、前記高容量領域上に形成されている第1のバス電極と、前記放電ギャップとは反対側の前記走査電極及び前記維持電極の端部上に形成されている第2のバス電極と、からなるものであることを特徴とする請求項1乃至3の何れか一項に記載のプラズマディスプレイパネル。

【請求項16】

前記高容量領域は、前記走査電極及び前記維持電極の前記第2の方向における中心を通るように形成されることを特徴とする請求項1乃至15の何れか一項に記載のプラズマディスプレイパネル。

【請求項17】

前記走査電極に前記維持電極に対して正極性の鋸歯状波のプライミングパルスが印加され、前記走査電極に対して負極性の鋸歯状波のプライミングパルスが前記維持電極に印加されるプライミング期間において、時間の経過と共に上昇する駆動電圧が前記走査電極に印加されることを特徴とする請求項1乃至16の何れか一項に記載のプラズマディスプレイパネル。

【請求項18】

前記維持電極と前記データ電極に対して正方向のランプ波形で前記走査電極の電圧を上昇させ、前記電圧の上昇停止後、負方向のランプ波形で前記電圧を下降させ、かつ、この下降期間の途中において前記維持電極の電位を前記走査電極に対して正になるように前記維持電極の電位を上昇させるプライミング期間の後に、表示及び非表示の選択を前記表示セルごとに行うアドレス期間を有し、さらに前記アドレス期間の後に表示輝度を決める維持放電期間を有する駆動シーケンスで駆動されることを特徴とする請求項1乃至17の何れか一項に記載のプラズマディスプレイパネル。

【請求項19】

受信したアナログ映像信号をデジタル映像信号に変換し、そのデジタル映像信号を出力するアナログインターフェースと、

請求項1乃至18の何れか一項に記載のプラズマディスプレイパネルを含み、前記アナログインターフェースから受信した前記デジタル映像信号に応じた映像を出力するプラズマディスプレイモジュールと、

からなるプラズマ表示装置。

【書類名】 明細書

【発明の名称】 プラズマディスプレイパネル

【技術分野】

【0001】

本発明はプラズマディスプレイパネルに関し、特に、放電効率の向上を図ったプラズマディスプレイパネルの構造に関する。

【背景技術】

【0002】

プラズマディスプレイパネル（PDP）には、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動作させるAC型のものと、電極が放電空間に露出して直流放電の状態で作動作させるDC型のものがあるが、最近では長寿命、高精細に有利なAC型が主流になっている。

【0003】

さらに、AC型のプラズマディスプレイパネルには、駆動方式として表示セルのメモリ機能を利用するメモリ動作型と、メモリ機能を利用しないリフレッシュ動作型とがある。なお、プラズマディスプレイパネルの輝度は、放電回数に比例する。リフレッシュ動作型のプラズマディスプレイパネルでは、表示容量が大きくなると輝度が低下するため、小表示容量のプラズマディスプレイパネルに対して主として使用されている。

【0004】

図7は、従来のAC型プラズマディスプレイパネルにおける一つの表示セルの構成を例示する斜視図であり、図8は、図7に示したAC型プラズマディスプレイパネルにおける走査電極及び維持電極の平面図（図8（a））及び図8（a）の8B-8B線における断面図（図8（b））である。

【0005】

表示セルには、ガラスからなる第1絶縁基板101及び第2絶縁基板102が設けられている。第1絶縁基板101は背面パネル基板となり、第2絶縁基板102は前面パネル基板となる。

【0006】

第2絶縁基板102における第1絶縁基板101の対向面上には、透明電極103及び104が設けられている。透明電極103及び104は第1の方向（行方向）に相互に平行に延びている。

【0007】

また、透明電極103及び104に重なるようにそれぞれバス電極105及び106が配置されている。バス電極105及び106は、例えば、CrCu薄膜及びCr薄膜からなり、厚さが1乃至4 μ m程度の薄膜電極であり、透明電極103及び104の各々と外部の駆動装置との間の電極抵抗値を小さくするために設けられている。

【0008】

透明電極103及びバス電極105から走査電極115が構成され、透明電極104及びバス電極106から維持電極116が構成されている。

【0009】

バス電極105及び106は、各表示セル内において、透明電極103及び104の間に形成される面放電ギャップから最も離れた位置に設けられている。

【0010】

さらに、透明電極103及び104を覆う誘電体層112並びに誘電体層112を覆う保護層114が設けられている。保護層114は、例えば、酸化マグネシウムからなり、誘電体層112を放電から保護する。

【0011】

第1絶縁基板101における第2絶縁基板102の対向面上には、第1の方向と直交する第2の方向（列方向）に延びるデータ電極107が設けられている。

【0012】

第 1 絶縁基板 1 0 1 上には、データ電極 1 0 7 を覆って誘電体層 1 1 3 が設けられており、誘電体層 1 1 3 上には第 2 の方向に延びる複数の隔壁 1 0 9 が設けられている。

【 0 0 1 3 】

隔壁 1 0 9 の側面及び誘電体層 1 1 3 の露出表面上には、放電ガスの放電により発生する紫外線を可視光 1 1 0 に変換する蛍光体層 1 1 1 が形成されている。

【 0 0 1 4 】

第 1 絶縁基板 1 0 1 及び第 2 絶縁基板 1 0 2 の間において、隣接する隔壁 1 0 9 の間には放電ガス空間 1 0 8 が形成されている。この放電ガス空間 1 0 8 内には、ヘリウム、ネオン若しくはキセノン等又はこれらの混合ガスからなる放電ガスが充填される。

【 0 0 1 5 】

このように構成されたプラズマディスプレイパネルにおいては、走査電極 1 1 5 及び維持電極 1 1 6 間の電位差が所定値を超えると放電が発生し、この放電に伴って、可視光 1 1 0 が得られる。

【 0 0 1 6 】

図 9 は従来のプラズマディスプレイパネルにおける書込選択型の駆動動作を示すタイミングチャートである。以下、図 9 を参照して、前述のように構成された従来のプラズマディスプレイパネルにおける書込選択型の駆動動作について説明する。

【 0 0 1 7 】

図 9 に示すように、各サブフィールドは、順次設定されるプライミング期間、アドレス期間、維持期間及び電荷消去期間の 4 つの期間から構成されている。

【 0 0 1 8 】

先ず、プライミング期間において、走査電極 1 1 5 に鋸歯状波のプライミングパルス P_{p-r-s} が印加され、維持電極 1 1 6 に矩形波のプライミングパルス P_{p-r-c} が印加される。プライミングパルス P_{p-r-s} は正極性のパルスであり、プライミングパルス P_{p-r-c} は負極性のパルスである。

【 0 0 1 9 】

また、「電子情報通信学会技術研究報告 E I D 9 8 - 9 5 (1 9 9 1 年 1 月) 、 p . 9 1 」によると、 $7.5 \text{ V} / \mu \text{ s}$ 以下の傾斜電圧波形を用いることにより、黒輝度を低下させることができることが報告されている。

【 0 0 2 0 】

この電圧勾配は小さければ小さいほど黒輝度を低下させることができるが、電圧勾配が小さくなり過ぎると、プライミング放電に必要な電圧に到達するまでの時間が長くなり、プライミング期間が長くなってしまう。結果的に、維持期間を短縮せざるを得なくなり、維持放電におけるピーク輝度が低下してコントラストが低下してしまう。このため、通常、 $4 \text{ V} / \mu \text{ s}$ 前後の電圧勾配が使用されている。

【 0 0 2 1 】

プライミング期間においては、走査電極 1 1 5 の電位を維持電極 1 1 6 及びデータ電極 1 0 7 に対して正の方向に 1 乃至 $10 \text{ V} / \mu \text{ s}$ の割合のランプ波形で電圧変化させ、電圧上昇停止後、今度は 1 乃至 $10 \text{ V} / \mu \text{ s}$ の割合のランプ波形で電圧を下降させ、かつ、この下降期間の途中において、維持電極 1 1 6 の電位を走査電極 1 1 5 に対して正になるように維持電極 1 1 6 の電位を上昇させる。この後、表示または非表示の選択を表示セルごとに行うアドレス期間が続く、さらに、アドレス期間の後に、表示輝度を定める維持期間が続く。

【 0 0 2 2 】

プライミングパルス P_{p-r-s} 及び P_{p-r-c} の印加により、走査電極 1 1 5 及び維持電極 1 1 6 の間の放電ギャップ近傍の放電ガス空間 1 0 8 において、プライミング放電が発生し、その後のセルの維持放電を発生させやすくする活性粒子の生成が行われるとともに、走査電極 1 1 6 上に負極性、データ電極 1 0 7 上及び維持電極 1 1 6 上に正極性の壁電荷が付着する。

【 0 0 2 3 】

続いて、電荷調整パルス P_{pe-s} が走査電極 115 に印加される。この結果、弱放電が発生し、走査電極 115 上の負極性の壁電荷、データ電極 107 上及び維持電極 116 上の正極性の壁電荷が減少する。特に、走査電極 115 と維持電極 116 との間のギャップの近傍の壁電荷はこの電荷調整パルス P_{pe-s} の印加により消去される。

【0024】

その後のアドレス期間は、発光させる放電セルを選択する期間である。走査電極 115 に印加される負極性の走査パルス P_{bw-s} とデータ電極 107 に印加される正極性のデータパルス P_d とにより選択されたセルにおいてのみ書込放電が発生し、以後の維持期間において発光させる場所のセルの電極に壁電荷が付着する。

【0025】

書込放電が発生すると、その放電セルには壁電荷が付着する。これに対して、書込放電が発生しなかった放電セルにおいては、プライミング期間後の状態のままである。

【0026】

その後の維持期間は、表示発光のための期間である。維持電極 116 側からパルスの印加が開始され、以降、負極性の維持パルス P_{su-s} 及び P_{su-c} がそれぞれ走査電極 115 及び維持電極 116 に交互に印加される。この際、アドレス期間において書込放電が行われなかった放電セルにおいては走査電極 115 と維持電極 116 との間のギャップの近傍の壁電荷が消去されているので、その放電セルに維持パルス P_{su-s} 及び P_{su-c} が印加されても、維持放電は発生しない。

【0027】

一方、アドレス期間において書込放電が発生した放電セルにおいては、走査電極 115 に正電荷が、維持電極 116 に負電荷が付着しているため、維持電極 116 への負極性の維持パルス電圧 P_{su-c} と壁電荷電圧とが互いに重畳され、電極間の電圧が放電開始電圧を超え、強い放電（以下、「強放電」という）が発生する。

【0028】

一旦放電が発生すると、各電極に印加されている電圧を打ち消すように壁電荷が配置される。従って、維持電極 116 には負電荷が付着し、走査電極 115 には正電荷が付着する。そして、次の維持パルスは走査電極 115 側が正電圧のパルスとなるため、壁電荷との重畳によって、放電ガス空間 108 に印加される実効的電圧が放電開始電圧を超えて、放電が発生する。

【0029】

以下、同様の工程を繰り返すことにより、放電が維持される。輝度はこの放電の繰り返し回数により決定される。

【0030】

その後の電荷消去期間においては、走査電極 115 に負極性の維持消去パルス P_{se-s} が印加される。負極性の維持消去パルス P_{se-s} は鋸歯状波のパルスである。これにより、前のサブフィールドが発光していた場合に各電極に付着した壁電荷が消去されるとともに、パネル内の全放電セルの状態が、前のサブフィールドの発光の有無に関係なく、均一化される。

【0031】

また、特開平 11-67100 号公報には、ストライプ状の隔壁が設けられたプラズマディスプレイパネルにおいて、低消費電力を目的として、走査電極側のバス電極を放電ギャップ側に配置させたプラズマディスプレイパネルが開示されている。上記公報の図 5 においては、走査電極を形成する透明電極の放電ギャップと非放電ギャップとの中央にバス電極を形成したとき走査電極とデータ電極間の放電開始電圧が最も低くなることが示されている。一方、同公報の図 6 においては、バス電極を走査電極の非放電ギャップから放電ギャップ側に移動するほど、バス電極の遮光により輝度が低下することが示されている。そこで、少なくとも輝度の低下に見合う程度の低電圧効果が得られるように走査電極側のバス電極の配置が決められている。また、維持電極側のバス電極は非放電ギャップ側に配置されている。

【0032】

図10は、特開2001-236889号公報に示されたプラズマディスプレイの単位セルの平面図である。図10に示すように、単位セル分の面電極125は、行方向に伸び、放電ギャップ122から非放電ギャップ123へ向かって等間隔に配置されている複数の細線電極121と、列方向に伸び、細線電極121の左右端を相互に連結している細線電極124と、から構成されている。面電極125の中心から列方向に伸びた細線電極124と行方向に伸びたバス電極126とが接続されて維持電極対（スキャン電極127とコモン電極128）が構成されている。

【0033】

図10に示す横スリット形状の面電極125の構造では、維持放電を起こし、プラズマを拡張させる電気力線の発生箇所である細線電極121が放電ギャップ122から非放電ギャップ123へ向かって等間隔に分割形成されている。このような電極形状にすることにより図8に示したようないわゆる“べた”パターンで電極を形成した場合よりも放電時における放電空間の電界強度を低減することができる。

【0034】

紫外光をその脱励起過程において放射するXeガスの母体ガスに対する混合比率が約20乃至30%以下の場合、放電時の電界を強めてXe原子の励起を促そうとしてもXeガス励起効率は電界の上昇に伴い低下するという現象が確認されている。このような現象によれば、紫外光の発生効率を高め、ひいては、発光効率を高めるためには、放電時における放電空間の電界強度を低減させることが有効であることがわかる。

【0035】

従って、上記のような横スリット形状の面電極125を用いて維持放電を起こすことにより、発光効率の向上が可能となる。その結果、消費電力を低減することが可能となる。また、面電極125は四方の隣接セルへ広がっていないので、隣接セル間の放電干渉による誤点灯や誤消灯も抑制できるようになる。

【特許文献1】特開平11-67100号公報（図5、図6）

【特許文献2】特開2001-236889号公報（図2）

【発明の開示】**【発明が解決しようとする課題】****【0036】**

しかしながら、図9に示した鈍りプライミング波形を採用する最近のプラズマディスプレイパネルにおいては、図8に示すような構成の走査電極115及び維持電極116を用いると、プライミング期間後半における走査電極115と維持電極116との間で行われる壁電荷消去が過消去になりやすく、その後のアドレス放電が発生しづらくなるという問題があった。これは走査電極115と維持電極116が、放電の始まる走査電極115と維持電極116との間の間隙（以下、「面放電ギャップ」と呼ぶ）の近傍部から表示セルの奥の方向に向かって、連続的に広がっているために起こる問題である。

【0037】

さらに、予備放電が放電ガス空間108内に大きく広がり、黒画面表示における輝度が高くなるという問題もある。

【0038】

特開平11-67100号公報のように、走査電極のバス電極を放電ギャップと非放電ギャップとの間の実質的中央に設けた場合、プライミング放電により、高容量領域であるバス電極上の誘電体層上及び放電ギャップ近傍に多くの壁電荷が形成される。

【0039】

しかしながら、鈍りプライミングの消去放電は電極全体に広がるため、バス電極上の誘電体層上及び放電ギャップ近傍の壁電荷は消去されやすい。バス電極上の誘電体層上及び放電ギャップ近傍の壁電荷が消去されると、バス電極上及び放電ギャップ近傍でアドレス放電が発生しにくくなり、アドレス放電はそれ以外の透明電極上で発生する。その結果、維持放電への移行がスムーズに行われなくなる。

【0040】

また、特開2001-236889号公報に示されたプラズマディスプレイパネルにおいては、走査電極及び維持電極はともに面放電ギャップの付近から表示セルの奥の方向に向かって、非連続的なパターンとなっているため、上記のような問題は発生しづらい。

【0041】

しかしながら、バス電極は非放電ギャップ側に配置され、アドレス放電はバス電極側で発生するため、アドレス放電で形成される壁電荷がバス電極上およびその近傍に形成される。このため、アドレス放電後の維持放電への移行はスムーズに行われなくなるという問題が依然として解決されない。

【0042】

本発明はかかる問題点に鑑みてなされたものであって、鈍りプライミング波形を採用するプラズマディスプレイパネルにおいて、アドレス放電から維持放電への移行をスムーズに行うことができるプラズマディスプレイパネルを提供することを目的とする。

【0043】

本発明の他の目的は、放電開始電圧を上げることなく、予備放電に続く維持放電への移行をスムーズに行うことができるプラズマディスプレイパネルを提供することにある。

【課題を解決するための手段】**【0044】**

この目的を達成するため、本発明は、第1の基板と、前記第1の基板に対向して配置された第2の基板と、前記第1の基板における前記第2の基板との対向面側に設けられ、第1の方向に延びる少なくとも1個の走査電極と、前記第1の基板における前記第2の基板との対向面側に設けられ、前記走査電極に平行に延びる少なくとも1個の維持電極と、前記走査電極及び前記維持電極を覆う誘電体層と、前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1の方向に直交する第2の方向に延びる少なくとも1個のデータ電極と、を有し、前記走査電極及び前記維持電極と前記データ電極との交点に表示セルが配置されるプラズマディスプレイパネルにおいて、前記走査電極及び前記維持電極は透明電極からなり、前記誘電体層は透明誘電体層からなり、前記誘電体層の容量が他の位置における前記誘電体層の容量よりも大きい高容量領域が放電ギャップから離れた位置において前記第1の方向に延びるように形成されており、前記走査電極及び前記維持電極には、前記放電ギャップと前記高容量領域との間において、開口部が形成されていることを特徴とするプラズマディスプレイパネルを提供する。

【0045】

このように走査電極の放電ギャップと非放電ギャップとの間に高容量領域を配置することにより、図9に示した鈍りプライミング波形による駆動方法を用いたときのプライミング放電後において、高容量領域に壁電荷が選択的に蓄積されることになる。加えて、放電ギャップと高容量領域との間に開口部を形成することにより、プライミング消去放電が開口部を超えてはあまり広がらないため、選択的に高容量領域に蓄積された壁電荷の多くは消去されずに残る。この結果、アドレス放電の放電電圧を低減し、アドレス放電の発生を容易にすることができる。アドレス放電が放電ギャップに近い位置で発生するため、アドレス放電から維持放電への移行も行いやすくなる。

【0046】

また、プラズマディスプレイパネルの発光輝度及び発光効率を改善するためには、セル全面にわたって高密度に均一性よくプラズマを生成する必要は必ずしもない。重要なことは、維持放電によるプラズマがセル全体に広がることではなく、蛍光体層を刺激し、可視光の発生に寄与する紫外光を効率よく発生させ、発生させた紫外光を効率よく蛍光体層に照射させることである。従って、発光効率を改善するためには、セル全体に微小な維持放電領域を空間的かつ時間的に分散させて設け、放電ガス空間に作用する電界を低減させ、紫外光の生成効率が低下することを抑制することが極めて有効である。本発明のように、透明電極に開口部を形成し、電界の弱い部分を形成することにより、空間的に幾つかの領域に分割された維持放電部を有する面電極構造が有効な対策となる。

【0047】

前記走査電極及び前記維持電極には、前記高容量領域に関して前記放電ギャップとは反対側に第2の開口部を形成することができる。

【0048】

前述の開口部に加えて、第2の開口部を形成することにより、プライミング消去放電の広がりをさらに抑制することができ、アドレス放電の放電電圧を低減し、アドレス放電の発生を容易にすることができる。

【0049】

また、矩形形状の電圧パルスを印加して放電を発生させる維持放電に対しては、開口部及び第2の開口部の長さ（第2の方向における長さ）を適切な値に設定し、開口部と第2の開口部との間の境界に電極を配置することにより、維持放電が開口部を越えて広がりやすくしている。これにより、必要十分な維持電極の面積で維持放電を起こし、プラズマをセル全体に広く分布させることができるようになるため、発光輝度をほとんど低下させることなく、発光効率を向上させることができる。

【0050】

例えば、前記開口部と前記第2の開口部とは相互に異なる形状としてもよく、あるいは、実質的に同じ形状を有するものとすることができる。例えば、ともに同一形状の矩形とすることができる。

【0051】

第2の方向における開口部の長さが長過ぎると、維持放電が開口部を越えて広がらなくなる。維持放電が広がる最大の幅の開口部を第2の方向に並べて少なくとも2個形成することにより、発光効率を向上させることができる。

【0052】

なお、開口部及び第2の開口部の個数は1個に限定されるものではなく、2個以上とすることも可能である。

【0053】

また、前記開口部と前記第2の開口部とは前記バス電極に関して対称に配置することが好ましい。

【0054】

前記高容量領域は、他の位置における前記誘電体層の膜厚よりも薄い膜厚を有する誘電体層からなるものとして構成することができる。

【0055】

誘電体層の一部分の膜厚を他の部分の膜厚よりも小さくすることにより、その一部分の容量を他の部分の容量よりも大きくすることが可能である。

【0056】

前記走査電極及び前記維持電極は前記表示セル毎に分離して設けられ、各表示セルにおける前記走査電極及び前記維持電極はそれぞれ前記第1の方向に延びるバス電極によって相互に電氣的に接続されており、前記高容量領域は前記バス電極上に形成されていることが好ましい。

【0057】

このように走査電極及び維持電極を表示セル毎に分離して形成することにより、主放電が四方の隣接セルに及びにくくなり、四方の隣接セル相互間における放電干渉を抑制することができる。また、走査電極及び維持電極を隔壁から離して形成することによって、隔壁における電力損失を低減させることができる。

【0058】

また、前記高容量領域は前記バス電極上に形成される。誘電体層は走査電極及び維持電極の上に低融点ガラスペーストを塗布した後、600度近い高温で焼成することにより、20乃至40 μm 程度の透明な誘電体層として形成されるが、走査電極及び維持電極上に厚さ10 μm 程度のバス電極が形成されている領域では、その分だけ誘電体層の厚さが薄くなる。すなわち、低融点ガラスペーストを用いて誘電体層を形成することにより、バス

電極上の誘電体層は必然的に高容量領域にすることができる。

【0059】

例えば、バス電極の幅は前記走査電極及び前記維持電極の全幅よりも小さく設定し、前記走査電極及び前記維持電極の各々の全幅よりも小さい幅の部分において相互に電氣的に接続させることができる。

【0060】

第1の方向において隣接する走査電極及び維持電極をそれらの電極の幅全体ではなく一部の幅のみを介して連結させることにより、走査電極及び維持電極を表示セル毎に分離させて形成することによる上述の効果を享受しつつ、走査電極及び維持電極の形成を容易にすることができる。

【0061】

前記バス電極は前記第2の方向における前記走査電極及び前記維持電極の中心を通るものとして形成することができる。

【0062】

例えば、前記バス電極は、前記放電ギャップの中心線から $120\mu\text{m}$ 以上かつ $300\mu\text{m}$ 以下の範囲内に形成することが好ましい。

【0063】

また、前記高容量領域は、他の位置における前記誘電体層の誘電率よりも高い誘電率を有する誘電体層からなるものとして形成することができる。

【0064】

例えば、高容量領域をなす誘電体層を形成する誘電体として、他の領域をなす誘電体層を形成する誘電体よりも高い誘電率を有する誘電体を選択することにより、高容量領域を形成することが可能である。

【0065】

また、バス電極は高容量領域と重なるように配置することの他に、前記放電ギャップとは反対側の前記走査電極及び前記維持電極の端部（非放電ギャップ）上に形成することも可能である。

【0066】

あるいは、バス電極は、前記高容量領域上に形成されている第1のバス電極と、前記放電ギャップとは反対側の前記走査電極及び前記維持電極の端部上に形成されている第2のバス電極と、からなるものとして構成することも可能である。

【0067】

前記走査電極及び前記維持電極は、表示セル毎に分離して形成してもよく、あるいは、前記第1の方向において隣接する表示セル間において相互に連結されて形成することも可能である。

【0068】

前記開口部及び前記第2の開口部は一辺が $50\mu\text{m}$ 以上の矩形形状をなすものとして形成することが可能である。

【0069】

前記高容量領域は、例えば、前記走査電極及び前記維持電極の前記第2の方向における中心を通るように形成される。

【0070】

本発明に係るプラズマディスプレイパネルは、例えば、次のような駆動シーケンスで駆動される。

【0071】

前記走査電極に前記維持電極に対して正極性の鋸歯状波のプライミングパルスが印加され、前記走査電極に対して負極性の鋸歯状波のプライミングパルスが前記維持電極に印加されるプライミング期間において、時間の経過と共に上昇する駆動電圧が前記走査電極に印加される。

【0072】

前記維持電極と前記データ電極に対して正方向のランプ波形で前記走査電極の電圧を上昇させ、前記電圧の上昇停止後、負方向のランプ波形で前記電圧を下降させ、かつ、この下降期間の途中において前記維持電極の電位を前記走査電極に対して正になるように前記維持電極の電位を上昇させるプライミング期間の後に、表示及び非表示の選択を前記表示セルごとに行うアドレス期間を有し、さらに前記アドレス期間の後に表示輝度を決める維持放電期間を有する駆動シーケンスで駆動される。

【0073】

本発明は、さらに、受信したアナログ映像信号をデジタル映像信号に変換し、そのデジタル映像信号を出力するアナログインターフェースと、上述のプラズマディスプレイパネルを含み、前記アナログインターフェースから受信した前記デジタル映像信号に応じた映像を出力するプラズマディスプレイモジュールと、からなるプラズマ表示装置を提供する。

【発明の効果】

【0074】

本発明に係るプラズマディスプレイパネルによれば、面放電を起こす放電ギャップから離れた走査電極及び維持電極の実質的中央部の誘電体層に高容量領域を第1の方向に形成し、放電ギャップからこの位置に到るまでの走査電極及び維持電極に開口部を設けることにより、放電ギャップから離れた高容量領域に対向放電を低電圧かつ短時間で発生させることが可能となる。

【0075】

また、相対的に放電ギャップの近傍の電界を弱めることにより、維持放電時にXe分子線・共鳴線放出に必要なエネルギーを超過していたエネルギーを低下させ、発光効率の改善に寄与する。特に、Xeの分圧を高めた放電ガスを使用する場合、Xe移動度が短くなるために放電が面放電ギャップに集中する傾向があるが、走査電極及び維持電極に開口部を形成し、電界の弱い領域を形成することにより、維持放電領域を空間的に幾つかの領域に分割し、プラズマを広く分布させることができる。この結果、面放電のシュリンクを防止することができ、発光効率を向上させることができる。

【発明を実施するための最良の形態】

【0076】

以下、本発明の実施形態に係るプラズマディスプレイパネルについて、添付の図面を参照して説明する。以下の各実施形態においては、従来のプラズマディスプレイパネルと同様に、その駆動の際には、プライミング期間において時間の経過と共に電圧が上昇する鈍り波形のプライミングパルスが走査電極に印加される。

【0077】

図1は本発明の第1の実施形態に係るプラズマディスプレイパネルにおける1表示セルの構造を示す斜視図である。図2は本発明の第1の実施形態に係るプラズマディスプレイパネルにおける走査電極及び維持電極の形状をより詳細に示す図であって、図2(a)は平面図、図2(b)は図2(a)の2B-2B線における断面図である。なお、図1及び図2に示す第1の実施形態に係るプラズマディスプレイパネルにおいて、図7及び図8に示す従来のプラズマディスプレイパネルと同一の構成要素には同一の符号を付してその詳細な説明は省略する。

【0078】

第1の実施形態に係るプラズマディスプレイパネルは、隔壁、バス電極、走査電極及び維持電極の形状が図7及び図8に示した従来のプラズマディスプレイパネルと異なっており、それら以外については同一の構造を有している。

【0079】

第1の実施形態に係るプラズマディスプレイパネルにおいては、従来のプラズマディスプレイパネルにおけるストライプ状の隔壁109に代えて、第1の方向（行方向）及び第2の方向（列方向）で表示セルを区切るマトリクス状の隔壁9が設けられている。従って、第1の実施形態に係るプラズマディスプレイパネルにおいては、各表示セルは隣接する

四方の表示セルから完全に隔離されている。

【0080】

また、走査電極 15 及び維持電極 16 はそれぞれ透明電極からなり、図 2 (a) に示すように、バス電極 5、6 は、それぞれ走査電極 15 及び維持電極 16 の第 2 の方向における中心を通るように第 1 の方向に延びている。

【0081】

さらに、走査電極 15 及び維持電極 16 には、放電ギャップ (図 2 (a) においては、放電ギャップの第 1 の方向に延びる中心線 11 が示されている) とバス電極 5、6 との間にそれぞれ矩形状の開口部 7 が設けられている。

【0082】

走査電極 15 及び維持電極 16 の平面形状をさらに具体的に説明すると以下のようになる。

【0083】

バス電極 5、6 は、面放電ギャップの中心線 11 から $120\mu\text{m}$ 以上かつ $300\mu\text{m}$ 以内の位置に、かつ、走査電極用透明電極 3 及び維持電極用透明電極 4 の第 2 の方向における中心を通るように、配置されている。

【0084】

また、透明電極 3、4 が形成されない開口部 7 は一辺が $50\mu\text{m}$ 以上の矩形形状になるように形成されている。バス電極 5、6 及び透明電極 3、4 は誘電体層 112 で覆われ、さらに、誘電体層 112 の上に誘電体層 112 を放電から保護する酸化マグネシウムからなる保護層 114 が設けられている。

【0085】

バス電極 5、6 は、例えば、白色の Ag 薄膜及び黒色の RuO₂ 薄膜の積層体からなり、厚さが $7\mu\text{m}$ 程度の薄膜電極である。

【0086】

透明電極 3 及びバス電極 5 から走査電極 15 が構成され、透明電極 4 及びバス電極 6 から維持電極 16 が構成されている。

【0087】

1 つの表示セル内においては、バス電極 5 及び 6 は、それぞれ透明電極 3、4 の面放電ギャップから非放電ギャップ (放電ギャップとは反対側の走査電極 15 及び維持電極 16 の端部の外側の領域) に至るほぼ中央の位置に設けられている。

【0088】

ここで、バス電極 5 及び 6 を透明電極 3、4 に重ねて形成することにより、バス電極 5、6 上の誘電体層 112 の膜厚を、透明電極 3 及び 4 上の誘電体層 112 の膜厚よりも薄くすることができ、ひいては、バス電極 5、6 上の容量を他の領域の容量よりも大きくすることができる。すなわち、バス電極 5、6 上に高容量領域 17 を形成することができる。

【0089】

従来のプラズマディスプレイパネルにおいては、プライミング放電が表示セル内全体に広がって発生するのに対して、以上のように構成された第 1 の実施形態に係るプラズマディスプレイパネルにおいては、プライミング放電は放電ギャップ側であって、従来の表示セルの約半分の領域で発生することとなる。

【0090】

また、面放電を起こす放電ギャップの近傍は放電制御が容易になるように一定の電極面積を保ち、放電ギャップから離れた部分に対向放電を低電圧・短時間で発生させるために誘電体層 112 の薄膜部分、すなわち、高容量領域 17 を位置させている。放電ギャップから高容量領域 17 に到るまでの透明電極 3、4 には開口部 7 が設けられているため、面放電のシュリンクを防止することができ、発光効率及び放電制御性を向上させることが可能である。

【0091】

次に、本発明の第2の実施形態に係るプラズマディスプレイパネルを図3を参照して説明する。図3は本発明の第2の実施形態に係るプラズマディスプレイパネルにおける走査電極及び維持電極の形状を示す図であって、図3(a)は平面図、図3(b)は図3(a)の3B-3B線における断面図である。

【0092】

第2の実施形態に係るプラズマディスプレイパネルは、第1の実施形態に係るプラズマディスプレイパネルと比較して、走査電極15及び維持電極16に第2の開口部8が形成されている点においてのみ異なり、この点以外の構造は同一である。

【0093】

第2の開口部8は、走査電極15及び維持電極16において、高容量領域17に関して放電ギャップとは反対側の領域に形成されている。

【0094】

開口部7と第2の開口部8とはバス電極5、6に関して対称に配置されており、さらに、同一の矩形形状を有している。

【0095】

開口部7に加えて、第2の開口部8を形成することにより、プライミング消去放電の広がりをさらに抑制することができ、アドレス放電の放電電圧を低減し、アドレス放電の発生を容易にすることができる。

【0096】

また、維持放電に対しては、バス電極5、6の両側に開口部7及び第2の開口部8を配置することにより、維持放電が開口部7、8を越えて広がりやすくしている。これにより、必要十分な維持電極16の面積で維持放電を起こし、プラズマをセル全体に広く分布させることができるようになるため、発光輝度をほとんど低下させることなく、発光効率を向上させることができる。

【0097】

なお、開口部7と第2の開口部8とを同一の形状にすることは必ずしも必要ではなく、相互に異なる形状としてもよい。

【0098】

また、開口部7及び第2の開口部8の個数はそれぞれ1個に限定されるものではなく、2個以上とすることも可能である。例えば、第1の方向または第2の方向に複数個の開口部7または第2の開口部8を並べて形成してもよく、あるいは、複数個の開口部7または第2の開口部8をマトリクス状に配置することも可能である。

【0099】

次に、本発明の第3の実施形態に係るプラズマディスプレイパネルを図4を参照して説明する。図4(a)は第3の実施形態に係るプラズマディスプレイパネルの前面基板側の平面図、図4(b)は図4(a)の4B-4B線における断面図である。

【0100】

第3の実施形態に係るプラズマディスプレイパネルは、第2の実施形態に係るプラズマディスプレイパネルと比較して、バス電極の位置及び高容量領域の構造が異なっており、これらの点以外の構造は同一である。

【0101】

具体的には、第1の実施形態においては、高容量領域17は誘電体層112の膜厚を薄くすることにより形成したのに対して、第3の実施形態においては、高容量領域を高い誘電率を有する誘電体から形成している。

【0102】

また、図4(a)に示すように、本実施形態におけるバス電極25及び26は、それぞれ走査電極用透明電極3及び維持電極用透明電極4の非放電ギャップ側で接しつつ、透明電極3及び4と平行に第1の方向に延びている。

【0103】

本実施形態においては、透明電極3及び4の第2の方向における中央の領域、すなわち

、開口部 7 と第 2 の開口部 8 とに挟まれている領域の上に位置する誘電体層 122 を他の領域の誘電体層 112 よりも誘電率の高い材料を用いて形成している。従って、誘電体層 122 が本実施形態における高容量領域を形成している。

【0104】

このように形成された走査電極 15 及び維持電極 16 は、放電ギャップから誘電体層 122 の位置に到るまでの間には開口部 7 が設けられているため、面放電のシュリンクを防止することができ、発光効率向上及び放電制御性の向上をもたらすことができる。

【0105】

また、バス電極 25、26 を透明電極 3、4 の非放電ギャップ側に配置しているので発光時の輝度を第 1 の実施形態における輝度よりも高くすることができる。

【0106】

上記のように、走査電極 15 及び維持電極 16 の放電ギャップと非放電ギャップの実質的中央に高容量領域 122 を配置すると、図 9 のような鈍りプライミング波形による駆動方法を用いたときのプライミング放電後において、高容量領域 122 に壁電荷が選択的に配置されることになる。

【0107】

また、消去放電は透明電極 3、4 の開口部 7 で止まるので、透明電極 3、4 に開口部 7 を設けることにより、高容量領域 122 に壁電荷をより選択的に残すことにも寄与でき、書き込み電圧を低減し、あるいは、書き込み放電の放電遅れを短縮することが可能となる。

【0108】

次に、本発明の第 4 の実施形態に係るプラズマディスプレイパネルを図 5 を参照して説明する。図 5 (a) は第 4 の実施形態に係るプラズマディスプレイパネルの前面基板側の平面図、図 5 (b) は図 5 (a) の 5B-5B 線における断面図である。

【0109】

第 4 の実施形態に係るプラズマディスプレイパネルは、第 2 または第 3 の実施形態に係るプラズマディスプレイパネルと比較して、バス電極の数が異なっており、これらの点以外の構造は同一である。

【0110】

本実施形態における走査電極 15 及び維持電極 16 は、図 3 に示した第 2 の実施形態におけるバス電極 5、6 及び図 4 に示した第 3 の実施形態におけるバス電極 25、26 の双方を有している。

【0111】

第 2 または第 3 の実施形態のように、走査電極 15 及び維持電極 16 の各々が表示セル内に 1 個のバス電極 5、6 または 25、26 しか有していない場合には、バス電極 5、6 または 25、26 の抵抗値により電圧降下が生じ、表示領域の電圧が不均一になり、電圧特性不良が発生するおそれがあった。この解決手段として、走査電極 15 の幅を広げて抵抗値を下げるという方法が考えられるが、表示領域内にバス電極が存在するため、走査電極 15 の幅を広げると、開口率が減少し、輝度が低下するという問題が発生してしまう。

【0112】

本実施形態のように、走査電極 15 及び維持電極 16 の第 2 の方向における中心を通るバス電極 5、6 に加えて、非放電ギャップ部にバス電極 25、26 を配置することにより、すなわち、一つの走査電極 15 及び維持電極 16 上に二つのバス電極 5、25 及び 6、26 を配することにより、各バス電極の抵抗値が低く押さえることができ、それにより、電圧の不均一を改善することができる。

【0113】

さらに、非放電ギャップ部のバス電極 25、26 は表示セルの端部に存在するため、開口率を低下させることがないため、輝度の低下を生じることもない。

【0114】

上記の実施形態においては、マトリクス状の隔壁 9 を用いた例を説明したが、本発明は

これに限定されることはなく、ストライプ状その他の形状の隔壁を用いたプラズマディスプレイパネルに適用できる。

【0115】

さらに、上記の実施形態においては、走査電極15及び維持電極16は表示セル毎に分離して設けられ、第1の方向に延びるバス電極5、6または25、26を介して相互に電氣的に接続されているが、この構成に代えて、走査電極15及び維持電極16を第1の方向に並んだ表示セル間で互いに連結し、かつ、第1の方向に延びるバス電極によって電氣的に接続する構成とすることもできる。

【0116】

さらに、この場合、走査電極15及び維持電極16をそれらの全幅にわたって連結することに代えて、それらの幅の一部においてのみ連結させることも可能である。これにより、表示セル毎に分離させることによる効果を享受しつつ、走査電極15及び維持電極16の形成を容易にすることができる。

【0117】

図6は、上述の実施形態に係るプラズマディスプレイパネルを備えるプラズマ表示装置10の構造を示すブロック図である。

【0118】

図6に示すように、本実施形態に係るプラズマ表示装置10は、アナログインターフェース20とプラズマディスプレイモジュール30とからなる。

【0119】

アナログインターフェース20は、クロマ・デコーダを備えるY/C分離回路21と、A/D変換回路22と、PLL回路を備える同期信号制御回路23と、画像フォーマット変換回路24と、PLE制御回路27と、逆 γ 変換回路28と、システム・コントロール回路29と、から構成されている。

【0120】

概略的には、アナログインターフェース20は、受信したアナログ映像信号をデジタル映像信号に変換した後、そのデジタル映像信号をプラズマディスプレイモジュール30に供給する。

【0121】

例えば、テレビチューナーから発信されたアナログ映像信号はY/C分離回路21においてRGBの各色の輝度信号に分解された後、A/D変換回路22においてデジタル信号に変換される。

【0122】

その後、プラズマディスプレイモジュール30の画素構成と映像信号の画素構成が異なる場合には、画像フォーマット変換回路24で必要な変換が行われる。

【0123】

プラズマディスプレイパネルの入力信号に対する表示輝度の特性は線形的に比例するが、通常の映像信号はCRTの特性に合わせて、予め補正(γ 変換)されている。このため、A/D変換回路22において映像信号のA/D変換を行った後、逆 γ 変換回路28において、映像信号に対して逆 γ 変換を施し、線形特性に復元されたデジタル映像信号を生成する。このデジタル映像信号はRGB映像信号としてプラズマディスプレイモジュール30に出力される。

【0124】

アナログ映像信号には、A/D変換用のサンプリングクロック及びデータクロック信号が含まれていないため、同期信号制御回路23に内蔵されているPLL回路が、アナログ映像信号と同時に供給される水平同期信号を基準として、サンプリングクロック及びデータクロック信号を生成し、プラズマディスプレイモジュール30に出力する。

【0125】

PLE制御回路27は輝度制御を行う。具体的には、平均輝度レベルが所定値以下である場合には表示輝度を上昇させ、平均輝度レベルが所定値を超える場合には表示輝度を制

限する。

【0126】

システム・コントロール回路29は、各種制御信号をプラズマディスプレイモジュール30に対して出力する。

【0127】

プラズマディスプレイモジュール30は、さらに、デジタル信号処理・制御回路31と、パネル部32と、DC/DCコンバータを内蔵するモジュール内電源回路33と、から構成されている。

【0128】

デジタル信号処理・制御回路31は、入力インターフェース信号処理回路34と、フレームメモリ35と、メモリ制御回路36と、ドライバ制御回路37と、から構成されている。

【0129】

入力インターフェース信号処理回路34は、システム・コントロール回路29から発信される各種制御信号、逆 γ 変換回路28から発信されるRGB映像信号、同期信号制御回路23から発信される同期信号、PLL回路から発信されるデータクロック信号を受信する。

【0130】

例えば、入力インターフェース信号処理回路34に入力された映像信号の平均輝度レベルは入力インターフェース信号処理回路34内の入力信号平均輝度レベル演算回路（図示せず）により計算され、例えば、5ビットデータとして出力される。また、PLE制御回路27は、平均輝度レベルに応じてPLE制御データを設定し、入力インターフェース信号処理回路34内の輝度レベル制御回路（図示せず）に入力する。

【0131】

デジタル信号処理・制御回路31は、入力インターフェース信号処理回路34において、これらの各種信号を処理した後、制御信号をパネル部32に送信する。

【0132】

パネル部32は、上述の何れかの実施形態に係る50型のプラズマディスプレイパネル50と、走査電極を駆動する走査ドライバ38と、データ電極を駆動するデータドライバ39と、プラズマディスプレイパネル50及び走査ドライバ38にパルス電圧を供給する高圧パルス回路40と、高圧パルス回路40からの余剰電力を回収する電力回収回路41と、から構成されている。

【0133】

プラズマディスプレイパネル50においては、走査ドライバ38が走査電極を制御し、データドライバ39がデータ電極を制御することにより、所定の表示セルの点灯または非点灯が制御され、所望の表示が行われる。

【0134】

なお、ロジック用電源がデジタル信号処理・制御回路31及びパネル部32にロジック用電力を供給している。さらに、モジュール内電源回路33は、表示用電源から直流電力を供給され、この直流電力の電圧を所定の電圧に変換した後、パネル部32に供給している。

【図面の簡単な説明】

【0135】

【図1】本発明の第1の実施形態に係るプラズマディスプレイパネルの斜視図である。

【図2】本発明の第1の実施形態に係るプラズマディスプレイパネルの平面図（図2（a））及び図2（a）の2B-2B線における断面図（図2（b））である。

【図3】本発明の第2の実施形態に係るプラズマディスプレイパネルの平面図（図3（a））及び図3（a）の3B-3B線における断面図（図3（b））である。

【図4】本発明の第3の実施形態に係るプラズマディスプレイパネルの平面図（図4

(a)) 及び図 4 (a) の 4 B - 4 B 線における断面図 (図 4 (b)) である。

【図 5】本発明の第 4 の実施形態に係るプラズマディスプレイパネルの平面図 (図 5 (a)) 及び図 5 (a) の 5 B - 5 B 線における断面図 (図 5 (b)) である。

【図 6】本発明に係るプラズマディスプレイパネルを備えるプラズマ表示装置の構造を示すブロック図である。

【図 7】従来のプラズマディスプレイパネルの斜視図である。

【図 8】従来のプラズマディスプレイパネルの平面図 (図 8 (a)) 及び図 8 (a) の 8 B - 8 B 線における断面図 (図 8 (b)) である。

【図 9】従来のプラズマディスプレイパネルにおける書込選択型の駆動動作を示すタイミングチャートである。

【図 10】従来の他のプラズマディスプレイパネルの平面図である。

【符号の説明】

【0 1 3 6】

5、6、25、26 バス電極

9 隔壁

11 面放電ギャップ中心線

15 走査電極

16 維持電極

101、102 透明基板

3、4 透明電極

107 データ電極

108 放電ガス空間

110 可視光

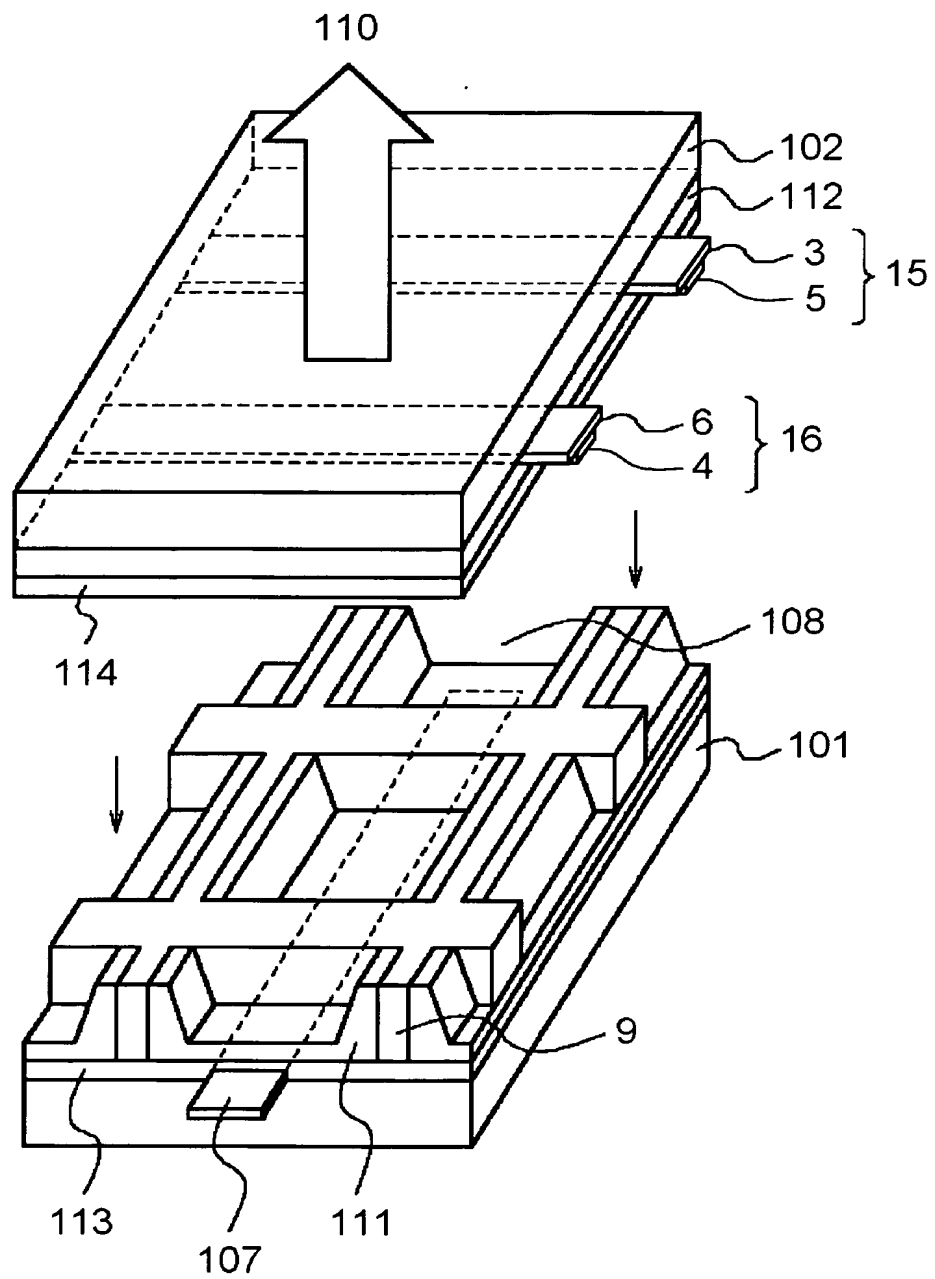
111 蛍光体層

112、113、122 誘電体層

114 保護層

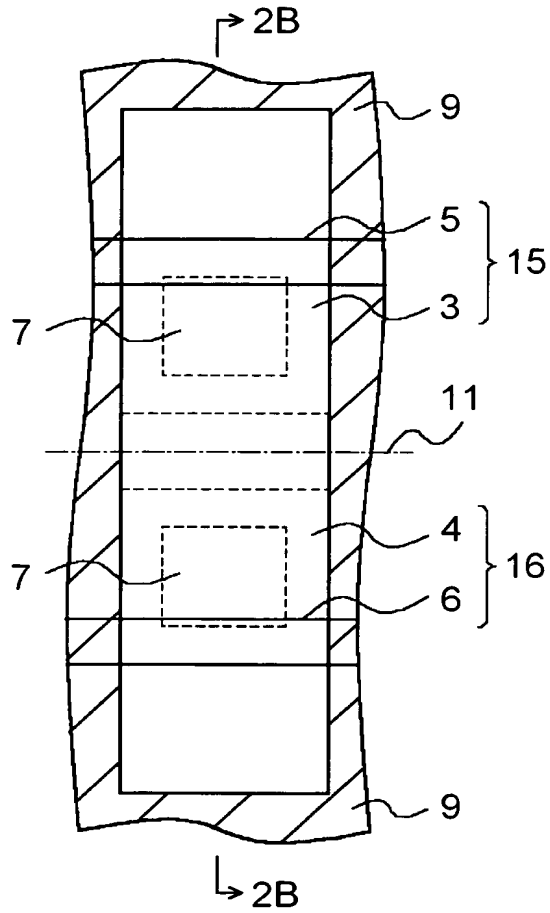
【書類名】 図面

【圖 1】

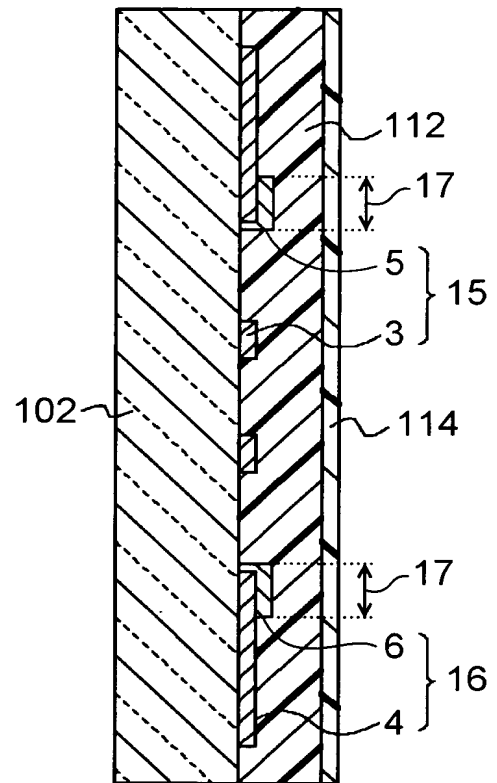


【図 2】

(a)

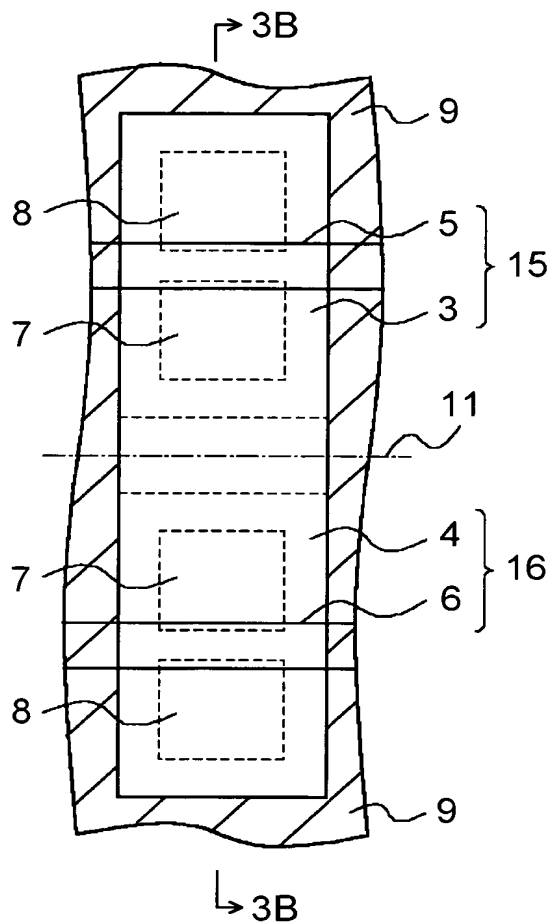


(b)

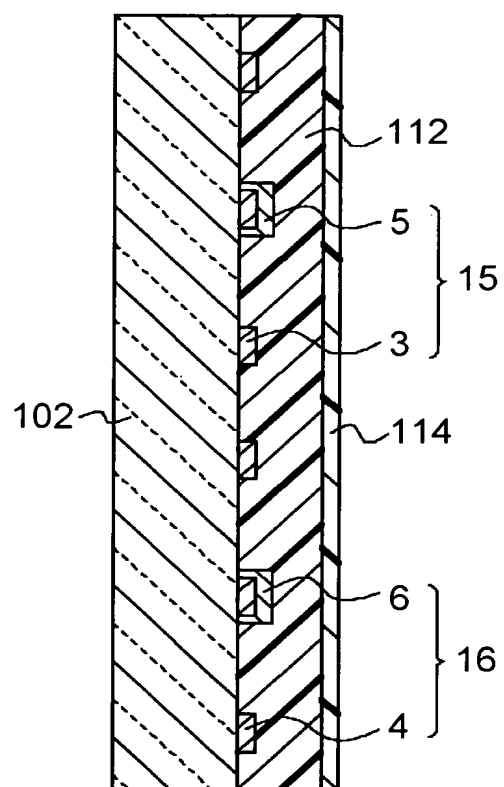


【図 3】

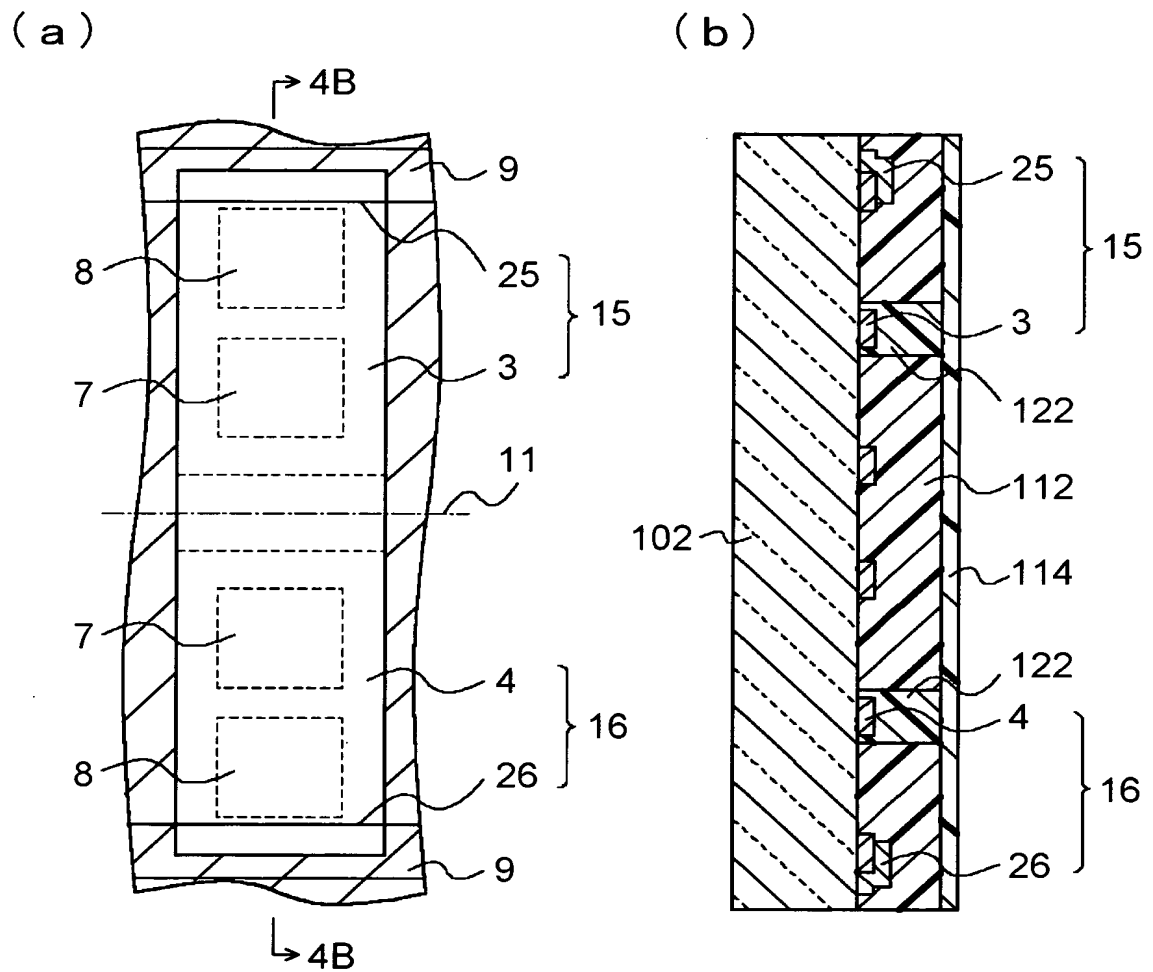
(a)



(b)

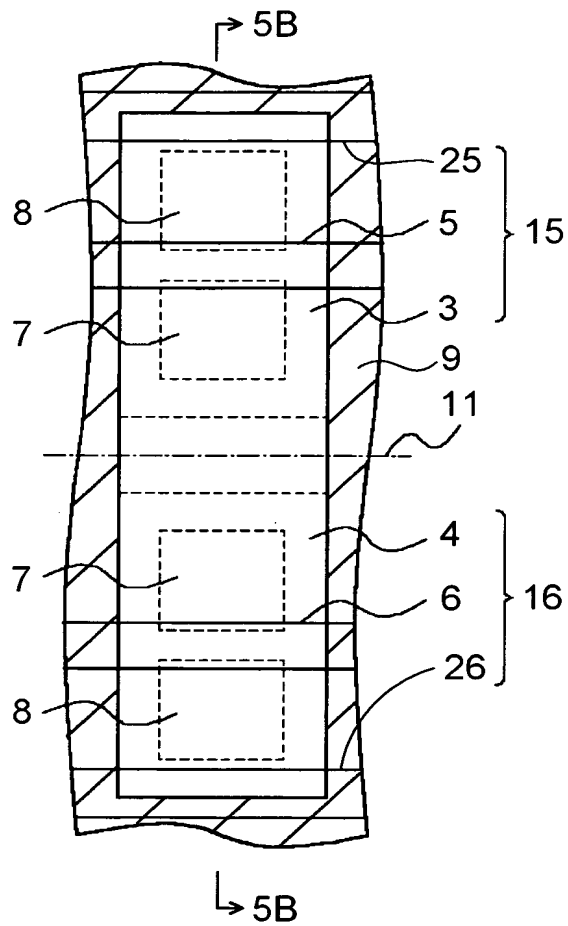


【図 4】

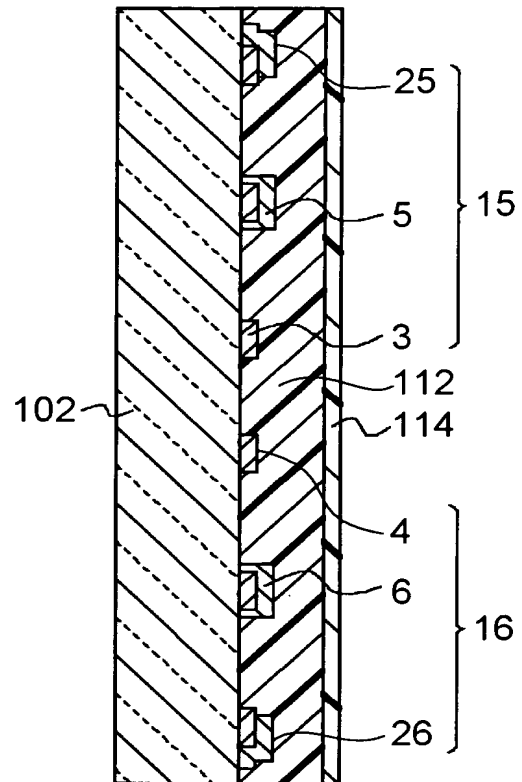


【図 5】

(a)

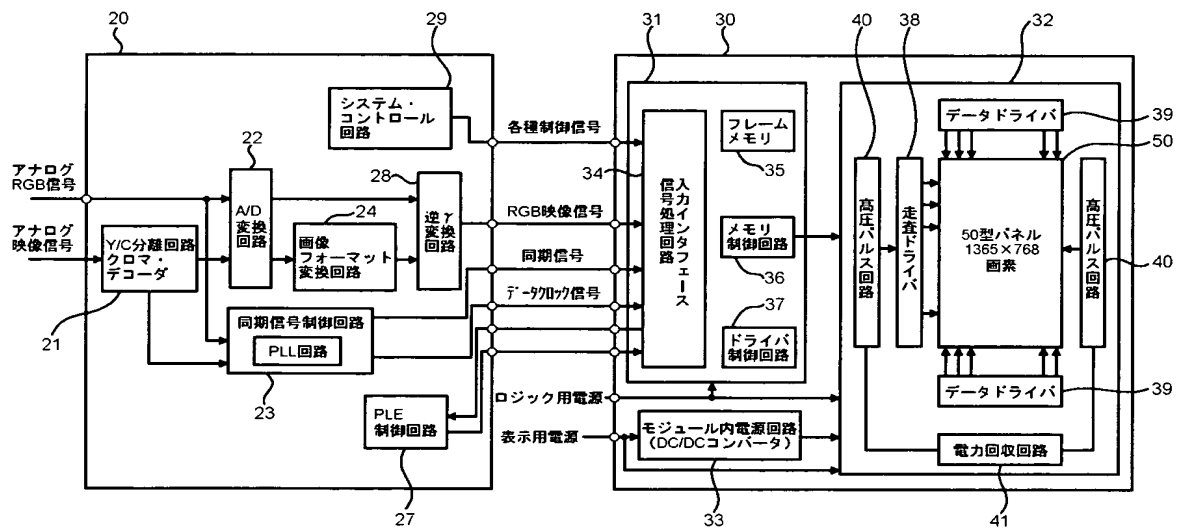


(b)

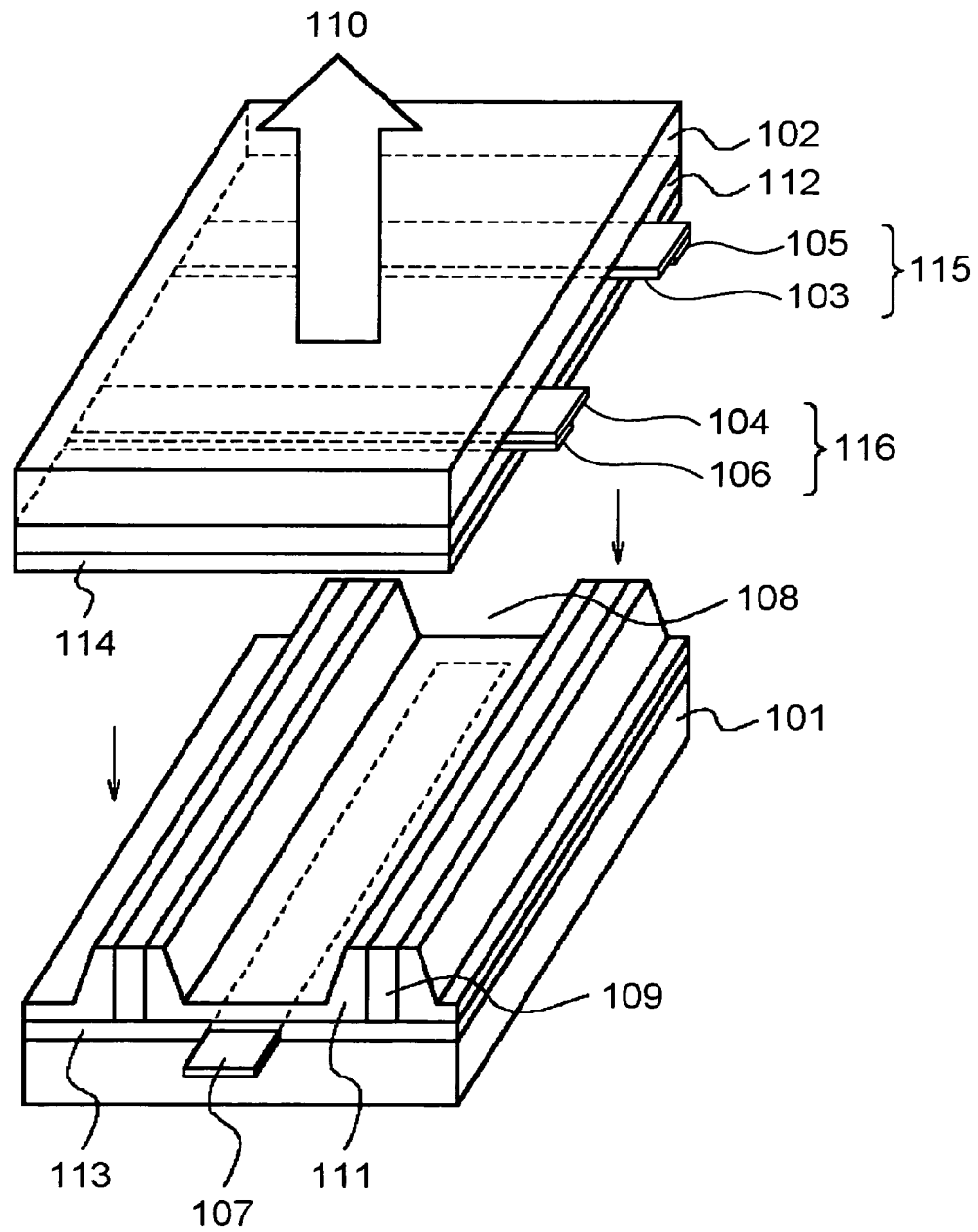


【図 6】

10

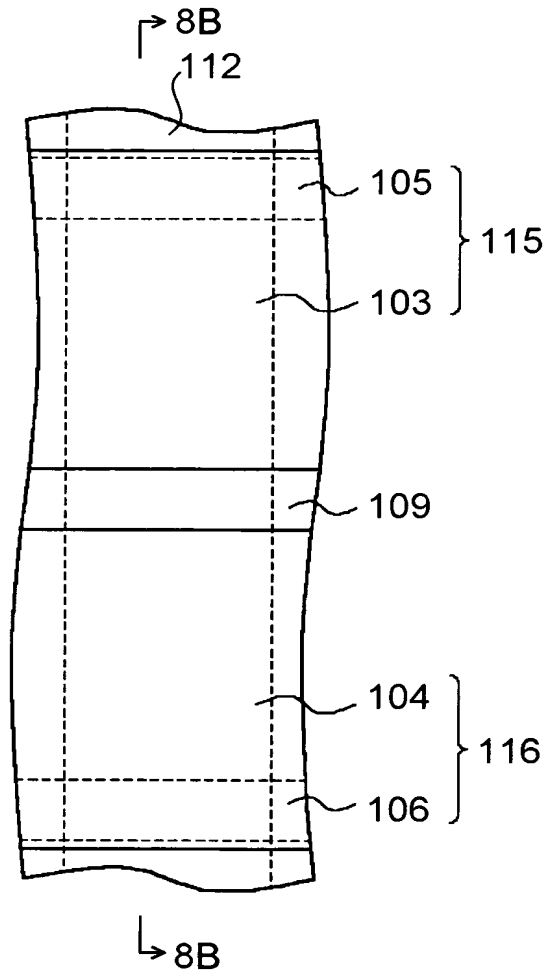


【図 7】

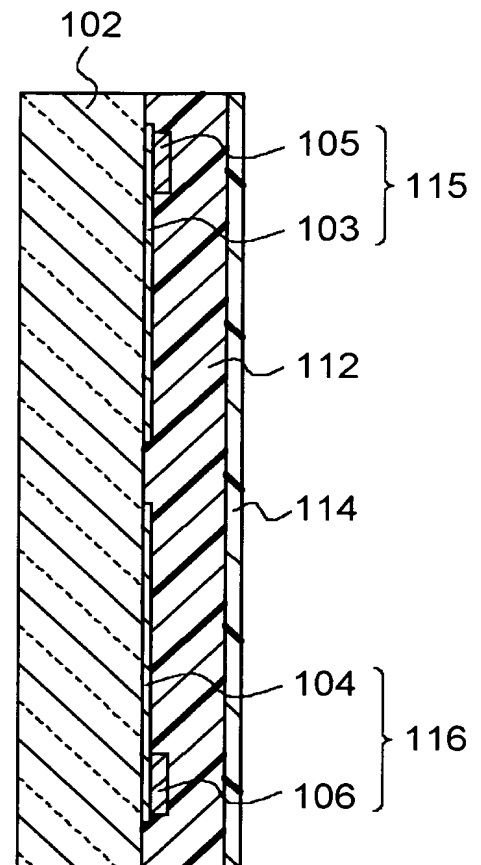


【図 8】

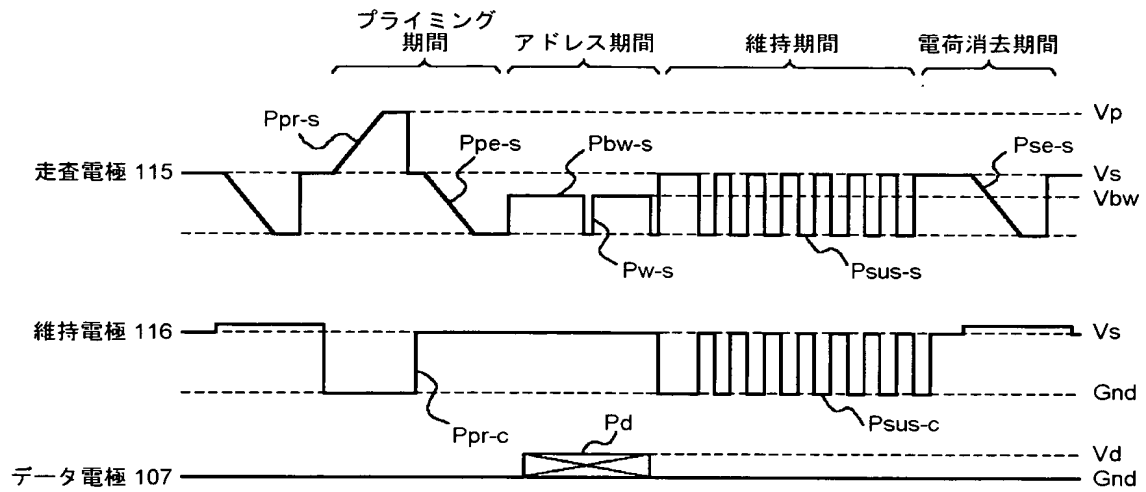
(a)



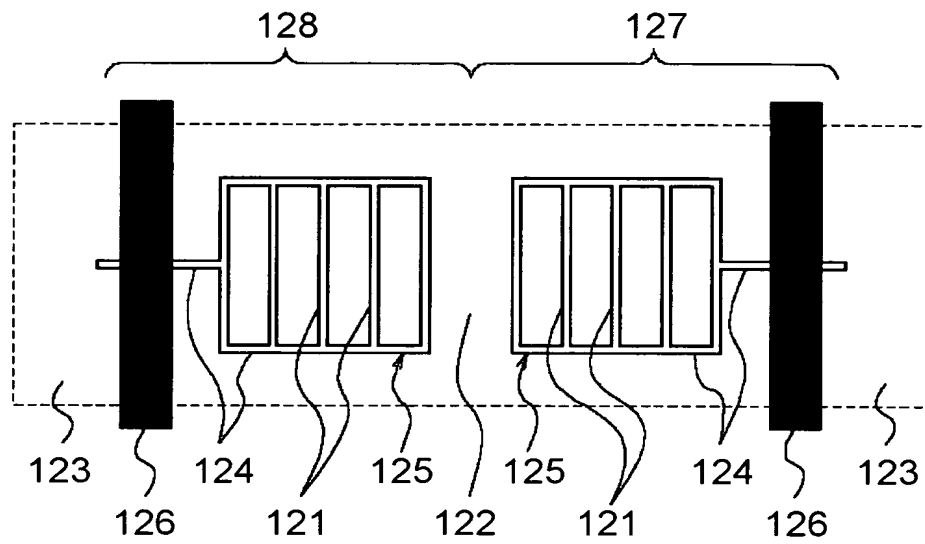
(b)



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 鈍りプライミング波形を採用するプラズマディスプレイパネルにおいて、アドレス放電から維持放電への移行をスムーズに行う。

【解決手段】 誘電体層 1 1 2 の容量が他の位置における誘電体層 1 1 2 の容量よりも大きい高容量領域 1 7 が放電ギャップ 1 1 から離れた位置において第 1 の方向に延びるように形成されており、走査電極 1 5 及び維持電極 1 6 には、放電ギャップ 1 1 と高容量領域 1 7 との間において、開口部 7 が形成されている。

【選択図】 図 2

特願 2 0 0 3 - 2 8 2 6 4 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社